

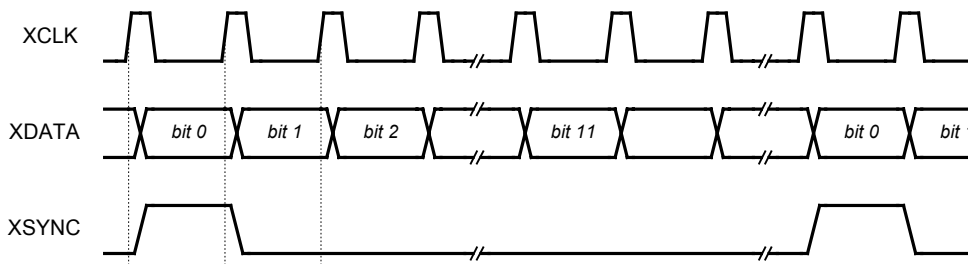
Calcolatori Elettronici II (A-L)

Sessione estiva – Appello del 9 settembre 2002

Cognome e nome _____
Matricola _____

Prima prova (15 punti)

Una CPU PD32 preleva dati a 12 bit da un buffer circolare da 2048 word e li trasmette ad una interfaccia SEROUT, che li serializza su una linea **XDATA** sincronizzandoli a un clock **XCLK**, generato internamente all'interfaccia; il bit meno significativo (bit 0) di ciascuna parola da 12 bit viene emesso per primo, ed è identificato da un segnale **XSYNC**, anch'esso generato da SEROUT:



Le linee **XDATA**, **XCLK**, **XSYNC** vengono poi inviate al mondo esterno.

Progettare l'interfaccia SEROUT e codificare il relativo software di pilotaggio.

-
- Utilizzare questo foglio come cartellina per contenere i fogli con le risposte.
 - Scrivere chiaramente e in maniera ordinata e leggibile.
 - Non è consentito consultare libri o appunti, ed è severamente proibito copiare.
 - Tempo a disposizione: **2 ore**.
 - Discussione e verbalizzazione: Lunedì 16 settembre 2002, ore 09:00, Aula 11 (Via Scarpa).

Calcolatori Elettronici II (A-L)

Sessione estiva – Appello del 9 settembre 2002

Cognome e nome _____
Matricola _____

Seconda prova

1. **(5 punti)** Il carico medio giornaliero di un sistema di elaborazione è ripartito per il 35% sulla CPU, per il 45% sulla memoria e per il 20% sul disco rigido (il carico su altri sottosistemi può essere considerato trascurabile). In vista di un possibile upgrade del sistema, sono disponibili le seguenti opzioni:

Opzione n.	Sottosistema sostituito	Accelerazione del sottosistema	Costo della sostituzione
1	CPU	25%	€ 550
2	Memoria	15%	€ 200
3	Disco rigido	20%	€ 150

Quale delle suddette opzioni è da preferire, e per quali ragioni?

2. **(5 punti)** Si voglia estendere il set di istruzioni della CPU MIPS con l'istruzione *Jump Indirect* in formato I:

```
jm offset($rs) ; PC ← Memory[offset+(rs)]
```

Discutere le varianti all'architettura multiciclo della CPU necessarie per l'implementazione di tale istruzione, e determinarne il diagramma degli stati per il controllo dell'esecuzione.

3. **(5 punti)** Discutere i vantaggi e gli svantaggi derivanti dall'introduzione di un secondo livello di cache.

-
- Utilizzare questo foglio come cartellina per contenere i fogli con le risposte.
 - Scrivere chiaramente e in maniera ordinata e leggibile.
 - Non è consentito consultare libri o appunti, ed è severamente proibito copiare.
 - Tempo a disposizione: **2 ore**.
 - Discussione e verbalizzazione: Lunedì 16 settembre 2002, ore 09:00, Aula 11 (Via Scarpa).