

Compito d'esame del 13/9/2006

- Abbiamo assunto che la CPU fornisca sempre 8 coefficienti (in caso contrario come avremmo potuto stabilire il numero reale di coefficienti forniti in fase di configurazione?).
- Il clock è quello di sistema.
- La funzione che viene calcolata ad ogni passo è:

$$\begin{aligned}y_0 &= a_7 + 0 \cdot x \\y_1 &= a_6 + y_0 \cdot x = a_6 + a_7 x \\y_2 &= a_5 + y_1 \cdot x = a_5 + a_6 x + a_7 x^2 \\&\vdots = \vdots \\y_7 &= \vdots\end{aligned}$$

- Quando il contatore down è nello stato 7, nel blocco addizionatore / moltiplicatore, si abilita il passaggio di 0...0 fisso nell'ingresso U tramite il multiplexer. In tutti gli altri casi, invece, in U entra $y_i - 1$.
- All'ottavo colpo di clock (il contatore è nello stato 0) si disabilita il count enable (tramite la porta or) e scatta il terminal count che abilita il circuito di interrupt. Il contatore viene riabilitato tramite il segnale calc (che coincide con l'arrivo di una nuova x dalla CPU). Tutto questo è corretto? In particolare: è corretto disabilitare il conteggio di un counter tramite le uscite dello stesso?

