

6/04/2005

(A)

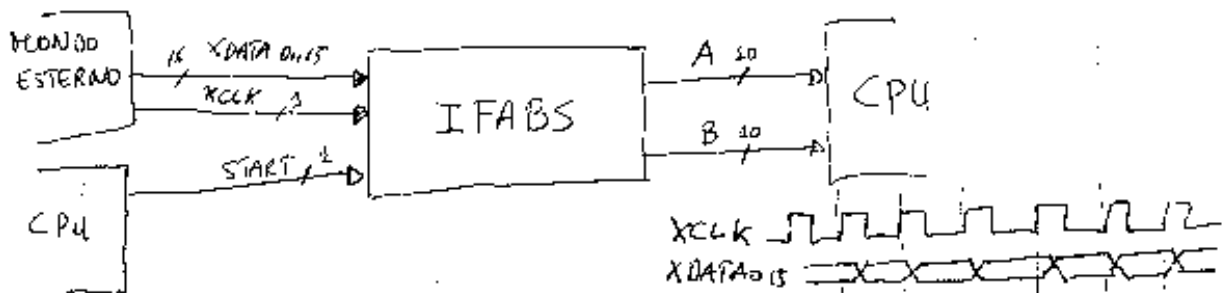
"INTERFACCIA IFABS"

IFABS riceve in continuazione da un bus esterno XDATA₀₋₁₅ dati numerici paralleli a 16 bit in complemento a 2 sincronizzati a un clock esterno XCLK.

Su comando della CPU, IFABS procede all'acquisizione di un blocco di 1024 dati dei quali calcola il max ed il min dei valori assoluti

$$A = \max_i |x_i| \quad B = \min_i |x_i|$$

Questi due risultati vengono quindi trasmessi alla CPU che ne calcola il valore $V = \frac{A+B}{2}$



GENERAZIONE PORTE INPUT/OUTPUT

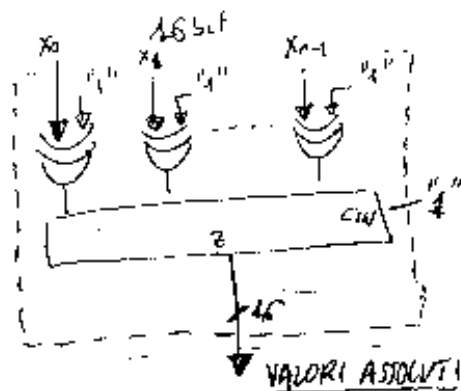


~~NON CARICO SE IN QUESTO MODO PUR NON INVANDO NESSUN DADO ALLA PERIFERIA SE LA CPU POSSA ELETTERE UNO START COME SOPRA PARECCHIATO~~

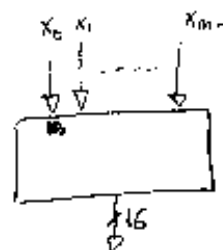
SCA

2

GESTIONE COMPONENTO A 2



MODULO CONVERTITORE
IN VALORI ASSOLUTI



RAGIONAMENTO

Ho bisogno di due registri per tenere traccia corrente dei valori di max e min, li chiamo rispettivamente

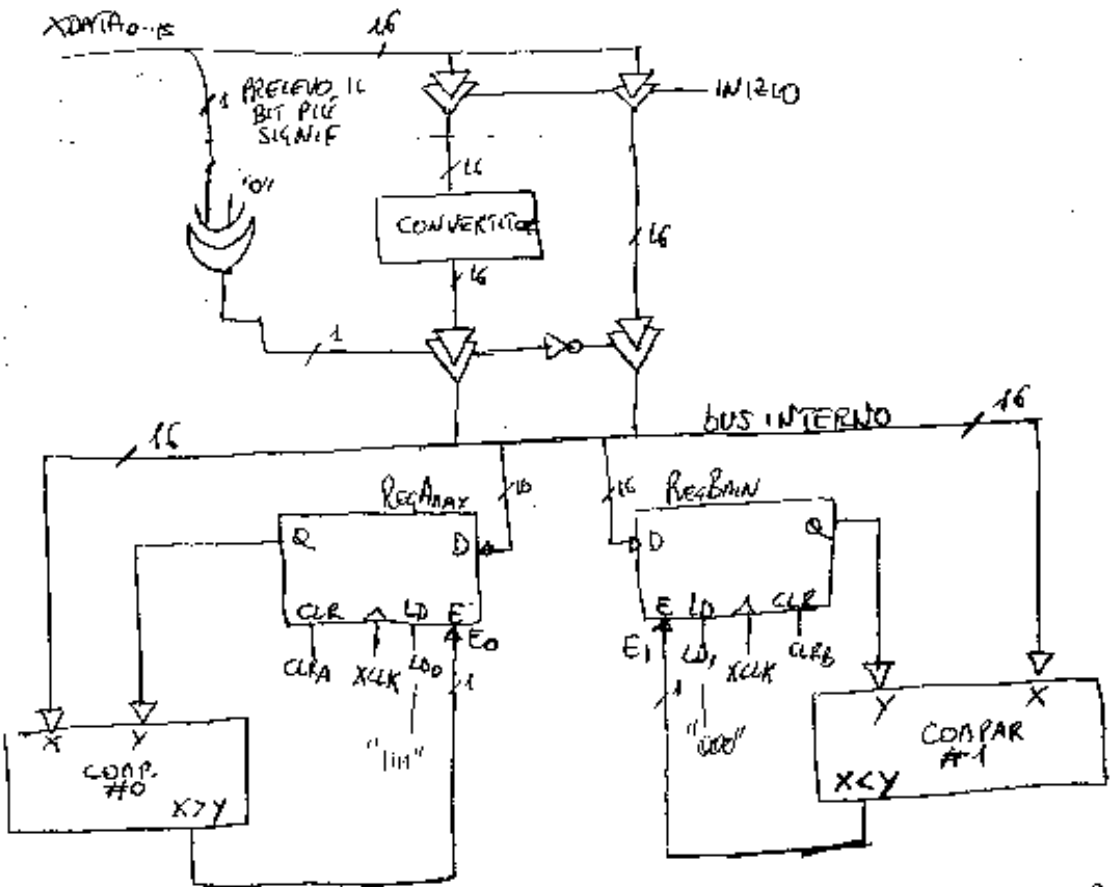
$RegAmax$ e $RegBmin$.

Devo inizializzare i due registri con $RegAmax = TUTTI\ 111 \dots 11$
(CARICAMENTO ASINCRONO) $RegBmin = TUTTI\ 000 \dots 00$

Ho bisogno di 2 comparatori per confrontare ogni volta i dati con i due valori $RegAmax$ e $RegBmin$.

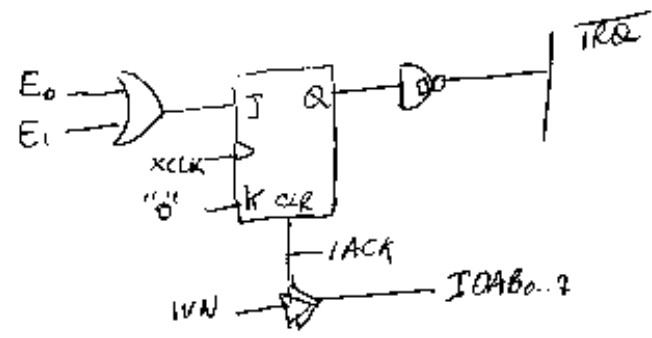
Devo confrontare il primo bit del blocco di dati e osservare che: se il primo bit più significativo è 1 allora devo mandare il blocco da 1024 nel circuito che mi converte in valore assoluto i dati

se il primo bit più significativo è 0 allora tutto deve passare senza essere convertito.



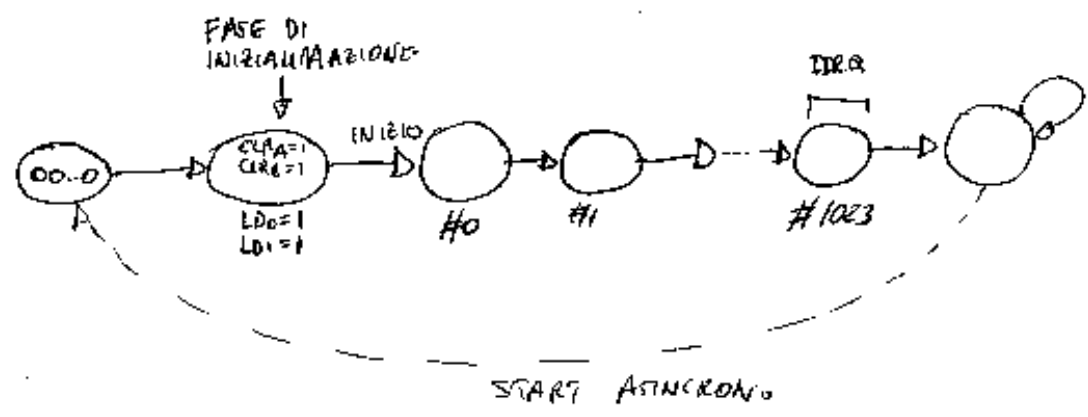
Naturalmente le uscite dei due registri RegAmax e RegBmin... sono Registri (Porte di input) dove la CPU puo' leggere i due valori.

GESTIONE INTERRUPT



SCO

(4)



$$1023 + 3 = 1026 = 11 \text{ bit}$$

