

Reti Logiche

Appello del 14 dicembre 2007

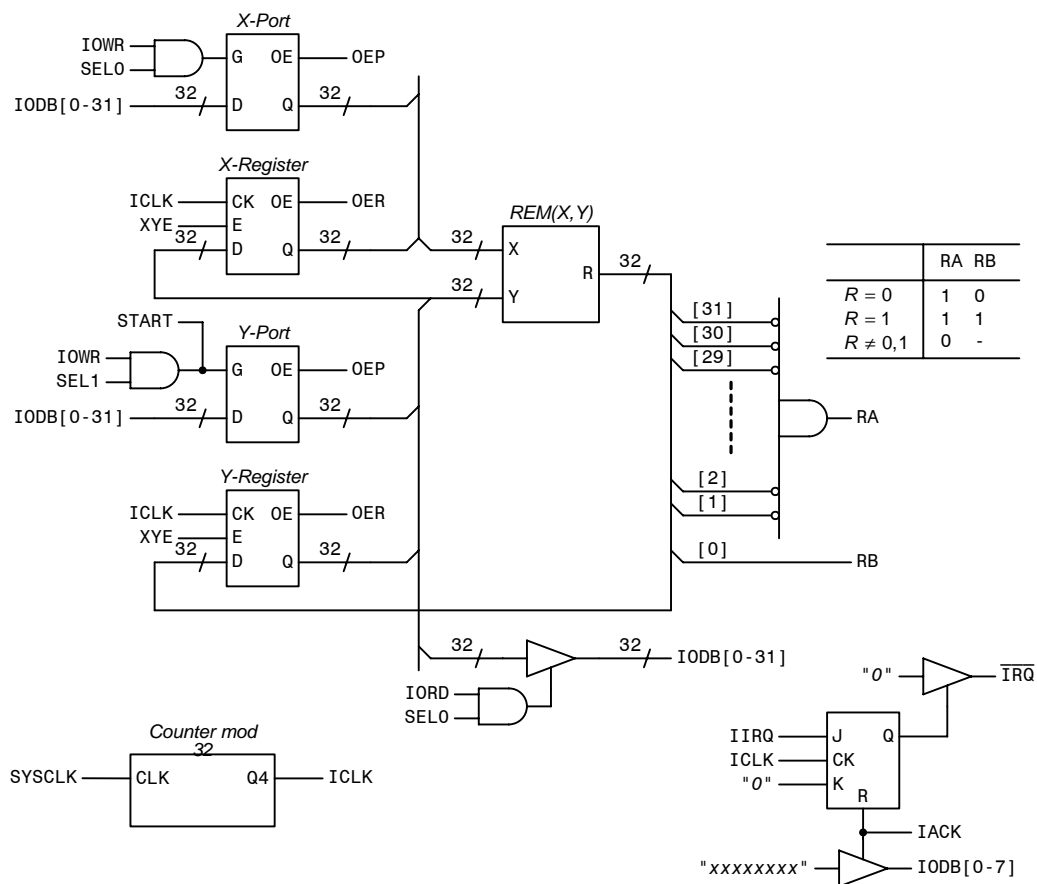
(seconda convocazione)

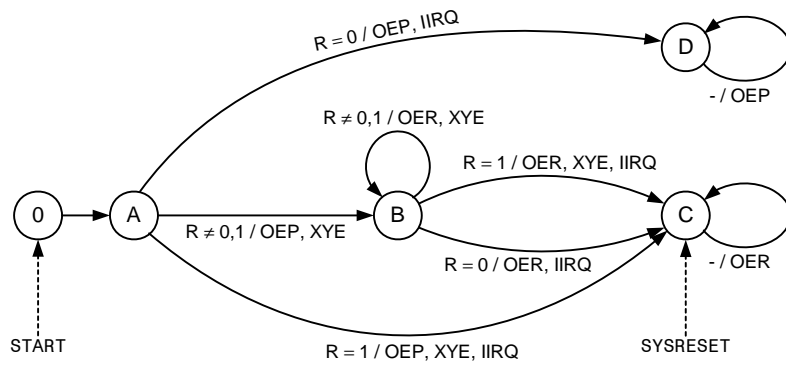
(D1) Un'interfaccia IFGCD, che opera come coprocessore per il calcolo del massimo comun divisore (*Greatest Common Divisor, GCD*), riceve dalla CPU PD-32 una coppia (X,Y) di numeri interi assoluti non nulli a 32 bit, e calcola $Z = \text{GCD}(X,Y)$ secondo l'algoritmo di Euclide, dove $\text{REM}(X,Y)$ rappresenta il resto della divisione intera di X per Y :

- (1) Si determina $R = \text{REM}(X,Y)$.
- (2) Se $R = 0$, l'algoritmo termina con $Z = Y$ come risultato.
- (3) Se $R = 1$, i due numeri sono mutuamente primi e l'algoritmo termina con $Z = 1$ come risultato; altrimenti, la coppia di valori (X,Y) viene sostituita dalla coppia (Y,R) , e si torna al passo (1).

La funzione $R = \text{REM}(X,Y)$ viene realizzata mediante un apposito modulo che impiega un tempo pari a 32 periodi di System Clock per generare il risultato. Al termine delle operazioni, il valore Z calcolato viene restituito alla CPU.

Progettare l'hardware dell'interfaccia e illustrare le temporizzazioni relative.





(D2) Date le funzioni di quattro variabili x_1, x_2, x_3, x_4 :

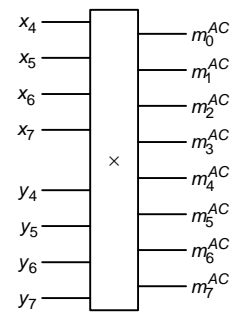
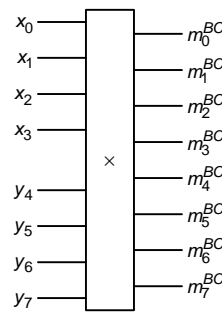
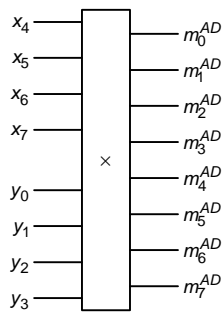
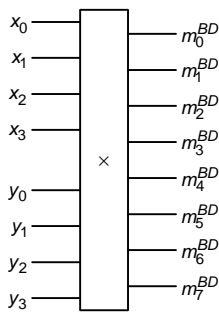
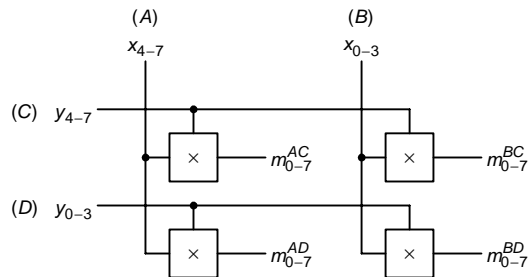
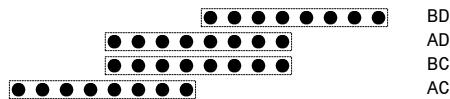
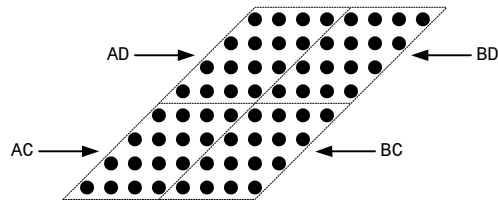
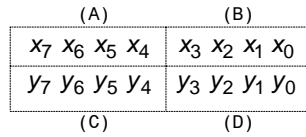
$$f = \bar{x}_1(x_3 + (\bar{x}_2 \oplus x_4)) + x_1(\bar{x}_2 + \bar{x}_3 + x_4)$$

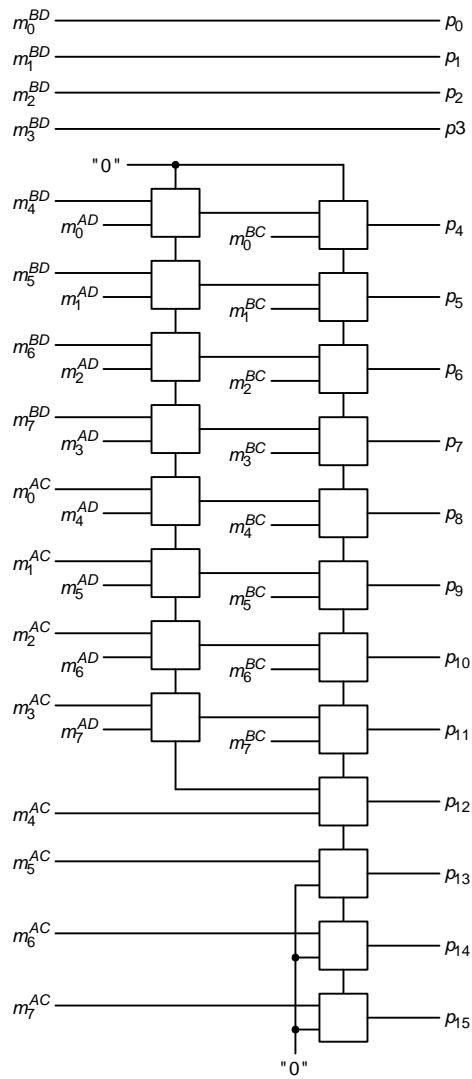
$$h = x_3(x_1(\bar{x}_2 + x_4) + \bar{x}_2x_4 + \bar{x}_1x_2\bar{x}_4) + \bar{x}_2x_4(x_1 + x_3)$$

determinare tutte le funzioni $g(x_1, x_2, x_3, x_4)$ tali che $f\bar{g} = h$.

$x_1x_2x_3x_4$	f	h	\bar{g}	g
0000	1	0	0	1
0001	0	0	-	-
0010	1	0	0	1
0011	1	1	1	0
0100	0	0	-	-
0101	1	0	0	1
0110	1	1	1	0
0111	1	0	0	1
1000	1	0	0	1
1001	1	1	1	0
1010	1	1	1	0
1011	1	1	1	0
1100	1	0	0	1
1101	1	0	0	1
1110	0	0	-	-
1111	1	1	1	0

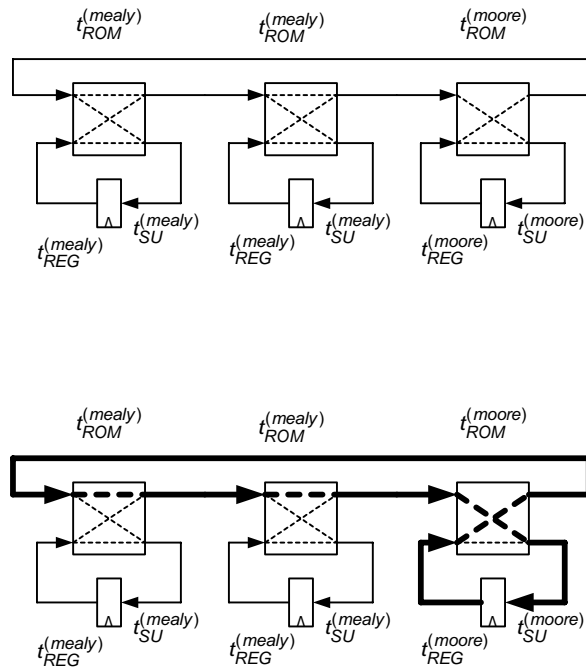
(D3) Progettare un moltiplicatore 8×8 bit utilizzando moduli moltiplicatori 4×4 bit e addizionatori.





(D4) In una catena chiusa costituita da due macchine di Mealy e una macchina di Moore, i tempi di ritardo sono quelli indicati nella tavola a fianco. Determinare la massima frequenza di clock applicabile alla catena.

	Mealy	Moore
t_{ROM}	10 ns	12 ns
t_{REG}	5 ns	4 ns
t_{SU}	2 ns	2 ns



$$T_{\min} = t_{REG}^{(moore)} + 2t_{ROM}^{(moore)} + 2t_{ROM}^{(mealy)} + t_{SU}^{(moore)}$$